

10532720

05.12.03

日 本 国 特 許 庁

JAPAN PATENT OFFICE

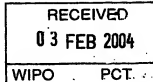
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日 2002年12月11日
Date of Application:

出 願 番 号 特願2002-359199
Application Number:
[ST. 10/C]: [JP2002-359199]

出 願 人 キヤノン株式会社
Applicant(s):

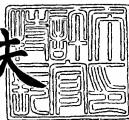


PRIORITY DOCUMENT
SUBMITTED OR TRANSMITTED IN
COMPLIANCE WITH
RULE 17.1(a) OR (b)

2004年 1月15日

特許庁長官
Commissioner,
Japan Patent Office

今 井 康 夫



【書類名】 特許願

【整理番号】 225837

【提出日】 平成14年12月11日

【あて先】 特許庁長官殿

【国際特許分類】 G02B 6/10
G02B 6/12
G02B 6/42
H01L 27/00
H01L 27/15
H01S 3/18
H04B 9/00

【発明の名称】 光電融合配線基板

【請求項の数】 5

【発明者】

【住所又は居所】 東京都大田区下丸子3丁目30番2号 キヤノン株式会社
社内

【氏名】 内田 護

【特許出願人】

【識別番号】 000001007

【氏名又は名称】 キヤノン株式会社

【代表者】 御手洗 富士夫

【代理人】

【識別番号】 100086483

【弁理士】

【氏名又は名称】 加藤 一男

【電話番号】 0471-91-6934

【手数料の表示】

【納付方法】 予納

【予納台帳番号】 012036

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 9704371

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 光電融合配線基板

【特許請求の範囲】

【請求項 1】 接続設定回路、該接続設定回路と複数のデバイスとを接続する為の電気配線群、該接続設定回路に接続された光 I/O デバイス、該光 I/O デバイスに接続され光信号の伝送を行う二次元型光伝送媒体を備え、且つ該接続設定回路は、前記電気配線群と前記光 I/O デバイスとの接続形態が変更可能な回路を含み構成されていることを特徴とする光電融合配線基板。

【請求項 2】 前記接続設定回路とは、再構成可能集積回路である請求項 1 記載の光電融合配線基板。

【請求項 3】 前記接続設定回路は、前記一つの光 I/O デバイスと該電気配線群内の複数の電気配線とが接続できるように構成されている請求項 1 記載の光電融合配線基板。

【請求項 4】 前記電気配線群内の電気配線の数よりも前記光 I/O デバイスの数が少ない請求項 1 記載の光電融合配線基板。

【請求項 5】 請求項 1 記載の前記電気配線群には複数の電子デバイスが接続されている半導体装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光を利用した信号伝送が可能な光電融合配線基板、及び当該配線基板を用いた半導体装置に関する。

【0002】

【従来の技術】

メタル配線に高速なデータ信号（例えば 1Gbps）を伝送すると、その近傍の電子デバイスや配線には、いわゆる電磁放射干渉ノイズ（EMI）の影響が生じる。そして、この EMI の強さは、「発生源の強さ（周波数、波形、駆動電流）」×「伝達係数（電源ラインとの共振、近接するラインとの結合）」×「アンテナ要因（コネクタ、電極）」で表される。つまり、配線長、電流値、信号の伝送速度、

また信号パルスの形状などに依存することが知られている。

【0003】

【発明が解決しようとする課題】

EMIの影響を回避ないし低減する為、光配線を利用しようという試みがある。光配線では、当該光配線のみによっては電磁誘導がないため上記伝達係数がゼロとなるからである。

【0004】

図15を利用して光配線を利用した信号伝送に関して説明する。

図中において、デバイスA、B、C（2010、2020、2030）から、それぞれデバイスD（2040）へ信号伝送を行う場合、デバイスA、B、Cは、各デバイス毎に接続されたE/Oデバイス（2011、2021、2031）を介して、各O/Eデバイス（2041、2042、2043）へ信号を伝送するのが一般的である。図中、2060は、光配線を模式的に示したものであり、ライン状の導波路が該当する。しかし、一般に光I/Oデバイス（より具体的にはE/Oデバイス、あるいはO/Eデバイス）は高価であり、なるべくその数を減らしたいのが実情である。

【0005】

そこで、本発明の目的は、光配線を行う場合に、光I/Oデバイスの数を減らすことのできる光電融合配線基板、当該基板を備えた半導体装置を提供することを目的とする。

【0006】

【課題を解決するための手段】

本発明に係る光電融合配線基板は、接続設定回路、該接続設定回路と複数のデバイスとを接続する為の電気配線群、該接続設定回路に接続された光I/Oデバイス、該光I/Oデバイスに接続され光信号の伝送を行う二次元型光伝送媒体を備え、且つ該接続設定回路は、前記電気配線群と前記光I/Oデバイスとの接続形態が変更可能な回路を含み構成されていることを特徴とする。

【0007】

また、前記接続設定回路は、前記一つの光I/Oデバイスと該電気配線群内の複数の電気配線とが接続できるように構成されていたり、あるいは前記電気配線

群の数よりも前記光I/Oデバイスの数が少なくなっていることを特徴とする。

【0008】

本発明においては、各デバイスに繋がる電気配線群と光I/Oデバイスとをそれぞれ固定的に接続するのではなく、両者を前述の接続設定回路を介して接続することにより、各デバイスに対応した光I/Oデバイスを設ける必要が無くなる。また、該接続設定回路として、FPGA等の再構成可能集積回路を利用することにより、接続形態の変更も可能である。

【0009】

より具体的には、本発明の光電融合配線基板は、電気配線層と光配線層が積層された複数の電子デバイスを含む光電融合配線基板であって、電気配線層の電気配線を含む全経路を電氣的に接続する電気配線と、電子デバイスの電気信号を光信号に変換しかつ光配線層中に該光信号を送出する機能を有するE0デバイスと該光信号を受光して電気信号に変換する機能を有するOEデバイスを介する光配線とを含む複数の配線の中から電子デバイス間の配線を選択的に確立する為のゲートアレイを有するデバイスが設けられていることを特徴とする。この構成では、電気配線と光配線が共存した場合の配線の切り替えが、調停用デバイスへの電子デバイスからの配線変更要求に応じてゲートアレイデバイスを所定のプログラムで回路再構成することで、具体的に実現される。

【0010】

【発明の実施の形態】

以下に、本発明の実施の形態を図面を用いて具体的に説明する。

(第1の実施形態)

図16を用いて本発明の第1の実施形態について説明する。同図は、本発明に係る光電融合配線基板の構成例を模式的に示すものである。なお、以下では光I/Oデバイスとして、E/Oデバイスを例に挙げ説明するが、O/Eデバイスに關しても同様に適用できるし、E/OとO/Eの両方のデバイスに適用してもよい。2190は接続設定回路、1650は接続設定回路2190と複数のデバイス（デバイスA、B、Cをそれぞれ2010、2020、2030で示している。）とを電氣的に接続する為の電気配線群である。2011及び2021は接続設定回路2190に繋がったE/Oデバイ

スである。なお、同図ではあくまでも一例として2つのE/Oデバイスを記載しているにすぎず、各デバイス2010等毎にE/Oデバイスを設けている構成でないならば、特にE/Oデバイスの数は制限されるものではない。勿論、好ましい形態としては、接続設定回路2190に前述の電気配線群を介して接続されるデバイスの数以下のE/Oデバイスを備えていることが好ましい。2160は、E/OデバイスとO/Eデバイス1660を光学的に接続する為の光伝送媒体である。同媒体には、2次元型の光伝送媒体を用いることが好ましい。更に、図のように複数のE/Oデバイスと光伝送媒体とを接続する必要がある場合には、各E/Oデバイスに共通の2次元型光伝送媒体（光シートとも呼ばれる。）を用いるのが好ましい。

【0011】

接続設定回路2190にて、どのデバイス（A、B、C）とどのE/Oデバイスとを接続するかを確定する。そして、この接続設定回路としては、スイッチング機能を備えた回路であればよいが、FPGA等の再構成可能集積回路を利用することがより好適である。なお、FPGA（Field Programmable Gate Array）等の再構成可能集積回路とは、SRAM（Static Random Access Memory）等を記憶素子とする1チップ上にAND、OR等からなる組み合わせ回路や、フリップフロップ等を実現できる論理ブロックと、それら論理ブロック間の接続をSRAM等の記憶素子に保持させる配線ブロックから構成されているため、配線ブロックの記憶素子のデータを、回路構成データとして外部から与えることにより、論理ブロック間の接続をすることができ、内部の構成回路を動的に何度でも書き換えることができるものである。即ち、接続設定回路を介してデバイス（2010等）とE/Oデバイスの接続形態が変更可能である。

【0012】

本発明を利用してデバイスA（2010）とデバイスD（2040）間に信号伝送を行う場合について説明する。デバイスAとデバイスDは、特に問題が無ければ電気配線（不図示）を用いて信号伝送を行うことも可能だが、何らかの理由（何らかの不都合）により光伝送に切り替える必要が生じた場合を考える。接続設定回路

2190では、デバイスAと少なくとも一つのE/Oデバイスを選択し、デバイスAとデバイスD間での信号伝送が可能となるように接続内容を確定させる。例えば、E/Oデバイスとして2021が選択された場合には、二次元型の光伝送媒体2160を介して、光信号がO/Eデバイス1660に入力され、そしてデバイスDへ信号が伝送される。接続設定回路として再構成可能な集積回路を用いている場合には、その後の接続設定内容を自由に変更可能であるので、例えばデバイスB（2020）とデバイスDを接続することも可能となる。勿論、接続形態の変更には、光による伝送から電気により伝送への切り替えも含まれる。上述した何らかの不都合を検出するべく、デバイスAとデバイスD間に検出デバイス（以下、調停デバイスとも言う）を設けておくことも好ましいものである。

【0013】

また、前記接続設定回路は、前記一つの光I/Oデバイスと該電気配線群内の複数の電気配線とが接続できるように構成されていることも好ましい。また、前記電気配線群の数よりも前記光I/Oデバイスの数が少なくなるような回路となっていることも好ましい。

【0014】

上述した、光電融合配線基板の前述の電気配線群に種々のデバイス（ICチップや集積回路も含む）が接続されていれば、半導体装置となる。

【0015】

（第2の実施形態）

図1は本発明の光電融合基板の第2の実施形態を説明する模式図である。図1(a)は上面図であり、101は最表層の電気配線層を表しており、白抜きで示している104はLSI等の電子デバイス、104zは配線切り替えの決定を行なう機能を有する電子デバイスである調停用デバイス、106はそれらを接続する電気配線の一例、105は電気配線層101等を貫通するビアホールを示している。図1(b)はその下の光配線層102のみを表している。電気配線層101とは異なり、シート状の2次元（2D）光導波路102になっている。ここにおいて、103は発光デバイスあるいは受光デバイス等の光IO素子（EO変換するエミッタ或いはOE変換するディテクタ、およびその駆動回路等を含んでもよい）である。図1(c)は上面からの投影

図である。電子デバイス104と光IO素子103の位置関係が分かるよう表示してある。

【0016】

図2は図1(c)のA-B間断面模式図である。本実施形態の場合、保持基板100上において光配線層102を一对の電気配線層101a、101bが挟む構成になっており、電気配線層101aと光配線層102の界面付近に光IO素子103が設置してある。さらに、これら光IO素子103の近傍の電気配線層101a中には、配線を切り替えるためのフィールドプログラマブルゲートアレイ(FPGA)あるいはプログラマブルロジックデバイス(PLD)203が設置してあり、最近傍の光IO素子103と電氣的に接続されている。なお、電子デバイス104の数に1:1に対応したE/Oデバイスを用いなくても、接続設定回路を用いることで、電子デバイス104の数に1:1に対応した数よりも少ないE/Oデバイスにより光電融合基板を実現できることは上述の通りである。

【0017】

保持基板100は例えばセラミック材から成り、光配線層102はフィルム状の光配線層であり、電気配線層101はビルドアップ層でもよい。LSI等の電子デバイス104はパンプ(例えばボールハンダ)109で電気配線層101aの表面に実装されている。ゲートアレイ(FPGAあるいはPLD)203は、そのデバイスの外部あるいは内部から与えられるプログラムにより、内部の配線を再構成できる特徴を持つ。FPGAあるいはPLDは、ゲートアレイを多数集積したロジックデバイスであり、外部プログラムあるいは内部プログラムを選択することで、内部の配線パターンをほぼ任意に変更できるデバイスであり、近年、携帯電話等設計変更が激しい機器に頻繁に使用されているデバイスである。

【0018】

光IO素子103の例として、FPGAあるいはPLDとの相関で、フォトリソニックボールIC(Photonic Ball IC)について述べる。図3はフォトリソニックボールICの模式図である。直径1mmφ程度の半導体球表面にCMOS回路のほかに発光素子や受光素子を集積できるため、光ICとして機能するだけでなく、球面形状を有することから、2D平面内の任意の方向に光拡散させたり、任意の方向あるいは特定の方向に

光ビームを出射できたり、または任意の方向あるいは特定の方向からの光を受光できる機能を持つ。

【0019】

図3において、301はアンドープ球状Si基板（例えば1mm ϕ ）であり、302はその半球表面（ここでは北半球表面）に形成されたICである。さらに、303は、南半球部表面に形成された発光素子あるいは受光素子等の光デバイスであり（ここでは、4つの(111)相当面に形成されたGaInNAs/AlGaAs系の面発光レーザや面型フォトダイオードを想定しているが、これに限るものではない）、304は電気配線である。IC302は、発光素子303と集積する場合は、駆動ICであったり、パラレル・シリアル変換回路であったりする。受光素子303と集積する場合には、バイアス回路、プリアンプ、波形調整回路、あるいはシリアル・パラレル変換回路であったりする。もちろん両方の機能を兼ねる場合は、それに応じた電子回路を付加する。これらの回路は通常のCMOSプロセスで作製可能で、そのロジック電圧は3.3Vあるいはそれ以外の電圧でもよい。

【0020】

図4はフォトニックボールICの別の形態を示している。図4において、電子回路部401、電気配線402、電子回路用電極パッド部403は上記と変わらないが、光デバイス部分が大きく異なっている。さらに、407は、コンタクト層406上に形成された光デバイス用電極パッドであり、405は、クラッド層404に挟まれた半球状に形成された活性層であり、発光デバイスの場合、光デバイス用電極パッド407から注入されたキャリアがここで再結合して発光する。受光デバイスの場合、活性層405には逆バイアスがかけられ、受光した光がここで電子-ホール対を形成する。どちらの場合も球形状をしていることから、光放出あるいは光吸収ともに特別な光学系を用意することなく、高効率でEOあるいはOE変換することができる。

【0021】

図1(b)の光配線層102において、拡散伝播モード107でデータ伝送する場合は、例えば、図4のフォトニックボールICを用いられ、ビーム伝播モード108で伝送する場合には、図3のフォトニックボールICを用いることができる。フォトニックボールICは、本発明の光電融合配線基板において、好適な構造と機能を有す

るデバイスである。

【0022】

図2では、光IOデバイス103とFPGAあるいはPLD203を近傍に独立して形成した例を示しているが、これらデバイスを前記のPhotonic Ball ICに集積すればより効果は高い。例えば、配線長が短くなることによる転送レートの上限アップ、低消費電力化、実装負担軽減、低コスト化等の効果である。

【0023】

以下に図2に沿って本実施形態の動作原理について説明する。

先ず、電気配線から光配線への切り替え動作を説明する。例として、電気配線層101a上に実装されたLSI104aからLSI104cへデータ転送する場合を考える。この場合、LSI104aとLSI104cは、2つのCPUないしはCPUとRAM等を想定している。例えば、両者にあまり負荷がない場合、例えば、10MHz程度でデータ転送する場合には、前記EMIや配線遅延の影響は少ないため、通常の電気配線（例えば201の電気配線経路）で安定に動作する。このとき、この電気配線201上にある全てのPLD203はoffになっていて、光IO素子103には接続されない。

【0024】

次に、両者が高速のクロック、例えば、800MHzで動作するとする。このとき、先の電気配線201では、EMIや配線遅延で正確にデータ転送ができなくなるとする。または、両者の途中に配置された他のLSI104bが高速（あるいは大電流）動作する場合には、そのEMIの影響は無視できなくなる可能性が高い。あるいは、LSI104aがあまり高速な動作でなくとも、外部の電波環境の変化で内部に誘起された電磁界で誤動作したとする。こうしたとき、この不具合は、調停デバイス（例えば図1(a)の104z）が感知し、LSI104aが使用する光IO素子103を指定する。通常、最近傍の素子（図2では103a）であるが、1つに固定されるものではない。ここが、本発明の特徴的な部分である。1つの電子デバイスに固有の光IO素子を予め決めておくのではなく、光配線接続の要求が発生するたび毎に、光IO素子を設定する。この結果、電子デバイスの数よりもずっと少ない数の光IO素子を準備しておけば良いことになる。一方で、内部配線層近傍に光IO素子を選択するためのスイッチングデバイスを必要とする。これが、前記FPGAあるいはPLDである。

【0025】

光I0素子の具体的な指定方法は、調停デバイスから通知を受けたPLD（例えば203aおよび203c）は、調停デバイス104zから切り替えプログラムあるいは切り替えパターンデータを受け、ゲートアレイをその指示通りにON/OFFして回路を再構成する。例えば、これまでバイパスしていた電気配線経路201から、光I0デバイス103aおよび103cを介する光配線経路202に切り替える。このとき他の光I0素子103はオフになるようプログラムしておけば、光配線層102は、光I0デバイス103aおよび103cで占有して使うことになる。

【0026】

こうして、先に転送に失敗したデータは、今後は、光I0デバイス103aによってE0変換された光信号として、2D光導波路102中を拡散伝播あるいはビーム伝播され、光I0デバイス103c（この場合フォトディテクタ+アンプ）に到達すると、今度はOE変換されてPLD203cを通して目的のLSI104cに電気接続される。必要であれば、このまま光配線を占有してもよいし、開放して電気配線に戻してもよい。光I0素子によるデータ転送方法は、光配線層全体に光ビームを拡散させる方法でもよいし、光配線層の一部の領域に選択的に光ビームを照射する方法でもよいし、あるいは両者の組み合わせでもよい。

【0027】

次に、光配線から電気配線への切り替え動作は上記の逆を行なえばよい。光配線でのデータ転送が終わったら自動的に元の電気配線にするには、予めそのようにプログラムを組んでおけばよい。

【0028】

電気配線から他の電気配線に変更することも可能である。通常の電気配線経路では正確なデータ転送ができないとき、場合によっては、配線経路だけを変えることで正確なデータ転送が可能になる。また、光配線がすでに占有され、順番を待てない場合など、取り敢えず、他の電気配線を使用する可能性は否定できない。この場合、再構成の回路として、もう1つの電気配線にゲートが開くよう調停デバイスからゲートアレイデバイスへプログラムを与えればよい。

【0029】

上記の例では、LSI104aに最も近傍の光IOデバイス103aを用いたが、すでにこのIO素子が占有されている場合もある。その際には、その近くの別の光IOデバイス、例えば光IOデバイス103bを用いて光データを転送することも可能である。つまり、調停デバイスからのプログラムを変えることで、どの光IOデバイス103も使用できる。

【0030】

光電融合配線再構成について、デバイス間の接続に、電気配線とともに光配線を適用し得る状態にすることで、配線の自由度を飛躍的に向上させることができる。以下では、E/Oデバイス側とO/Eデバイス側の両方に再構成可能集積回路を適用した場合について説明する。

【0031】

図10は、光電融合配線の再構成を説明する模式図である。図において、1004はLSI等の電気端子であり、1001はPLD等の再構成可能集積回路からなる電気ネット、1003は光IO素子（図中左側がE/Oデバイス、右側がO/Eデバイスである。）、1002は光IO素子および光配線層からなる光ネットである。電気ネット1001と端子1004間は、電気配線群1007で接続されることになる。

【0032】

任意の電気端子は、電気ネット1001で所望の内部配線を選ぶことができる。たとえば、PLDを介して内部配線を切り替え、所望の光IO素子の入力側に接続し、電気信号を光信号に切り替えることができ、光ネット部では所望の光IO素子に接続できる（もっとも簡単な方法は、全体拡散伝送）。この光IO素子では、光信号を電気信号に変え、再び電気ネット1001で所望の端子に接続する。PLDや光ネットを使用しない場合は、通常の電気配線となる。

【0033】

以上のように、電気ネットと光ネットを組み合わせることにより、配線の自由度を飛躍的に向上させることができる。

【0034】

さらに詳しく説明する。任意のLSI端子の電気信号が、すべての任意の端子に接続できることが理想である。これを本発明は、電気配線再構成と光配線再構成

を用いて行う。あるLSIの複数の端子を近傍のPLDに接続し、PLDのなかで配線交換を行うことにより、複数の配線から任意の配線を選択することができる。この複数の配線とは、具体的には、近傍にある複数の光IOデバイスの入力端子につながる配線である。ここで重要なのは、ある光IOデバイスからみると、ここに接続される配線は複数あるということである。つまり、1つの光IOデバイスが複数の端子の光電変換のためのインタフェースになっていることである。従来、電気端子からの電気信号を光信号に変えるために、直接1本の電気配線で結合されており、この方法を用いる限り端子数だけの光IOデバイスを必要となってしまう、デバイスサイズやコストの点からすると実現はきわめて困難である。本発明によれば、端子数よりもずっと少ない光IOデバイスで、配線再構成を可能にする。

【0035】

以上に説明したように、本実施形態によれば、電気配線群（当該電気配線群は、種々のデバイスに接続される。）と光I/Oデバイス間に配線接続設定回路を設けることにより、電気配線群を介して接続される複数のデバイスの数よりも少ない光I/Oデバイスで光電融合配線基板を実現することができる。

【0036】

（第3の実施形態）

図5は本発明の第3の実施形態である多層型の光電融合基板の断面模式図である。第2の実施形態との相違点は、光配線層102が多層に形成されていること、層間を貫くビア105が形成されていること、上下両面に電子デバイス104が実装されていることである。光配線層102は、層ごとに平面的に光信号を拡散させてデータを伝送できることは共通である。

【0037】

第3の実施形態の動作は基本的に第2の実施形態と同じであるが、本実施形態に特徴的な動作について簡単に補足する。

異なる面にあるLSI104dからLSI104aへ高速にデータ転送する場合を考える。通常の電気配線経路201では、LSI104d直上の電気配線層101d→ビア105→電気配線層101a→LSI104aとなる。このとき、通過するゲートアレイ203d、203b、203aは全てオフになっているので、ゲートとしては機能しない。

【0038】

通常の状態ではデータ転送に関して問題なくとも、ある状態では、正常な転送ができなくなる場合がある。例えば、電気配線経路201近傍のデバイス（例えばLSI104b）の近傍電磁界が大きくなったとき、その直下のデータ転送は多大な影響（EMI、配線遅延等）を受ける。この状態を調停デバイス（図5では図示せず）が感知すると、電気配線201を極力光配線に変更することを決定する。LSI104d直上の電気配線層101d→ビア105→電気配線層101aまでは電気配線で行う。本実施形態の場合、調停デバイスは、光IOデバイスとして光IOデバイス103cおよび103aを選び、ゲートアレイ203cおよび203aをオンにして、LSI104dからの転送データを光IOデバイス103cでE0変換し、光配線層102a中を光伝送させ、光IOデバイス103aでOE変換して電気信号とし、LSI104aに取り込むことを指示する（プログラムを各デバイスに転送する、あるいはROMの中のプログラム番号を知らせる）。これにより、EMIに起因するデータ転送のトラブルは回避できる。必要であれば、調停デバイスは再度復帰するプログラムを各光IOデバイス103あるいはゲートアレイデバイス203へ通知する。この様に、多層構成の場合にも、ゲートアレイデバイスを用いて電気配線と光配線を自由に選べる。

【0039】

(第4の実施形態)

図6は第4の実施形態の断面図である。図2の部分ないし素子と同じ機能を持つ部分ないし素子には同数字を付して示している。本実施形態では、FPGAないしPLD（ゲートアレイデバイス）203が、光IO素子103近傍の1つの電気配線層101bに集中（集積）配置されている。各ゲートアレイ203をワンチップに集積すれば、より効果は高い。例えば、配線長が短くなることによる転送レートの上限アップ、低消費電力化、実装負担軽減、低コスト化等の効果である。その他の構成、動作および効果は第1の実施形態と同じである。

【0040】

(第5の実施形態)

図7は本発明の第5の実施形態である多層型の光電融合基板の断面模式図である。第4の実施形態との相違点は、光配線層102が多層に形成されていること、

層間を貫くビア105が形成されていること、上下両面に電子デバイス104が実装されていること、ゲートアレイ素子203が、光I/O素子103の近傍ではなく専用のゲートアレイ層601に集積されていること、配線の変更を指示する調停デバイス104zも同層601に集積されていること、支持基板100が省かれていることである。光配線層102は、層ごとに平面的に光信号を拡散させてデータを伝送できることは共通である。この様に、第4の実施形態では、ゲートアレイデバイス203は光I/Oデバイス103近傍の電気配線層101bに配置されていたが、本実施形態では、少し離れた1つの集積型ゲートアレイ層601に集中して配置されている。

【0041】

図7では、層601中に複数のゲートアレイデバイス203が組み込まれている様に描いているが、全てが1つのチップに完全に集積されていても勿論構わない。低コスト化にはその方が有効である。

【0042】

基本的な動作原理は、第4の実施形態と基本的に同じであるが、本実施形態に特徴的な動作について簡単に補足する。

異なる面にあるLSI104dからLSI104aへ高速にデータ転送する場合を考える。通常の電気配線経路201では、LSI104d直上の電気配線層101d→ビアホール105→電気配線層101a→LSI104aとなる。このとき、ゲートアレイ層601はビアホール105によって完全に通過するのみである。

【0043】

通常の状態では問題なくとも、ある状態では、正常な転送ができなくなる場合がある。例えば、電気配線経路201付近にある他の電子デバイスLSI104eがEMIを発生したとき、その直上のデータ転送は多大な影響を受ける。この場合には、電気配線経路を極力光配線経路に変更することが効果的である。本実施形態の場合、E/Oデバイスとして光I/Oデバイス103d、O/Eデバイスとして光I/Oデバイス103bを選ぶことを、ゲートアレイ層601中の調停デバイス104zが決定し、全てのゲートアレイ203の配線を再構成する。つまり、ゲートアレイ層601が一種の交換機の役割を果たす。この経路決定は、もちろん一義的ではない。複数の経路が考えられるが、調停デバイス104zは、過去の配線実績を元に最適な配線パターンをそのたび

毎に選択することができる。図7の図示例では、LSI104dからのデータは光I/Oデバイス103dでEO変換されて、光配線層102b中を光伝送され、光I/Oデバイス103bでOE変換されて、電気信号として電気配線層101c、ビア105、電気配線層101aを経てLSI104aに取り込まれる。これが光配線経路202として示されている。

【0044】

本実施形態によれば、(1) 光I/Oデバイスとゲートアレイデバイスを独立に設計、プロセス、および実装できる。また、(2) 各機能が層ごと(電気配線層、光配線層、ゲートアレイ層)に完全に分離しているので、プリント基板作製工程が簡素化でき、低コスト化につながる。

【0045】

(第6の実施形態)

図8は第6の実施形態を説明する模式図である。図8において、103は光電融合基板上に基盤の目のように均一に配置された光I/Oデバイスである。同時にゲートアレイ(不図示)がその近傍に配置してある。あるいは、103は、光I/Oデバイスとゲートアレイデバイスが集積された素子そのものでも良い。この様に規則的に配置した場合、ゲートアレイや光I/Oデバイスの実装方法が簡単になるだけでなく、ゲートアレイの構造や、配線を切り替える為のゲートアレイ用のプログラムも簡単になる効果がある。その他の構成部分および動作の仕方は、上述した実施形態のものに準じる。

【0046】

次に、電気配線を切り替える接続設定回路(例えばPLDなど)の配置方法について述べる。PLDの配置方法は、たとえば図11のように、同一平面状に複数のPLD 203を基盤の目状に配置し、前記電気配線層により相互に電気接続されている形態が考えられる。規則正しく配置されていることで電気配線層のレイアウトが容易になるメリットがある。PLDは同じものでも、異なるものでも良い。この場合、各PLDは、入力として複数(たとえば、32個)の電気端子が接続され、4個の光I/Oデバイスに接続できる出力線を持つ構成が考えられる。通常は電気配線を使用するが、光配線が必要になったときや、他の電気配線への切り替えが必要になったときは、調停デバイス(たとえば図1における104Z)からの命令でPLDの内

部の配線を切り替えることで所望の配線を再構成する。この機能を一つのPLDだけでなく、複数のPLDが同時に行うことで、きわめて柔軟かつ高速でデータ転送可能な光電融合配線再構成を実現できる。

【0047】

さらに、発展させると、PLDそれぞれは単に配線切り替えのためだけでなく、自分自身も異なる機能をデバイス、たとえば異なるDSPとして再構成することで、デバイス配置がまったく変わらないにも関わらず、全く機能の異なるシステムデバイスとして使用することが可能である。

【0048】

図12はPLD203、電気配線304および光配線（ビーム、拡散等を含む）107、108を同一平面状に表したものである。図において、個々のPLDは独立に機能（再構成）するのではなく、相互に電気接続されていて、相互に密接に連携して、回路全体が再構成媒体となる。換言すると、前者のケースが、PLD「周辺」の回路の再構成するだけだったのに対し、後者のケースでは、回路全体を再構成する。たとえば、PLD1につながれた端子1が任意のPLDに接続できる。これは相互にPLDが柔軟に接続（2D平面どこでも接続可能）されているためである。

【0049】

光電融合再構成の例を図13で説明する。

図13は、通常の配線（Config.1）とする。CPUやRAM、DSPが通常のバス304で接続されている。これが、図2のように1つのパッケージあるいは基板上で実現されているとき、上記光電融合再構成を用いることにより、図14のようにまったく異なる配線レイアウトのシステムデバイスとして機能させることができる。これをすべて電気配線で行おうとすると、配線密度が極めて高くなり、結果的にEMIや配線遅延により、所望のスピードでデータ転送することはできない。つまり、本発明をもって初めて実現可能な形態といえる。

【0050】

なお、電気配線は固定配線の意味で用いているので、固定光配線、たとえば1D光導波路、ファイバ等を用いてもよい。

【0051】

(第7の実施形態)

図9は第7の実施形態を説明する模式図である。図9において、103は光電融合基板上に任意のパターンで配置された光I/Oデバイスである。同時にゲートアレイがその近傍に配置してある。本実施形態の場合も、103は、光I/Oデバイスとゲートアレイが集積された素子そのものでも良い。この様に光I/Oデバイスを任意位置に配置した場合、ゲートアレイや光I/Oデバイスの実装方法がやや煩雑になるが、光配線の適用範囲を限定したり、図1(b)のように拡散伝播モードやビーム伝播モードを自由に選べるメリットがある。その他の点は第6の実施形態と同じである。なお、拡散伝播モードとは、発信源からの光が所定の放射角をもって伝播されるモードをいい、ビーム伝播モードとは、特定のデバイスのある方向に向けてビーム状に伝播させるモードのことである。

【0052】

第6の実施形態あるいは第7の実施形態、ないしはその組み合わせは、求められる基板仕様に応じて変更すればよい。

【0053】**【発明の効果】**

以上に説明した様に、本発明によれば光I/Oデバイスの数が低減可能な光電融合配線基板の提供が可能となる。

【図面の簡単な説明】**【図1】**

図1(a)は本発明の第1の実施形態を説明する電気配線層の模式平面図、図1(b)は本発明の第1の実施形態を説明する光配線層の模式平面図、図1(c)は本発明の第1の実施形態を説明する電気配線層と光配線層を合わせた模式平面図である。

【図2】

図2は本発明の第2の実施形態を説明する図1(c)のA-B間断面模式図である。

【図3】

図3はフォトニックボールICの模式図である。

【図4】

図4は別の形態のフォトニックボールICの模式図である。

【図5】

図5は本発明の第3の実施形態を説明する断面図である。

【図6】

図6は本発明の第4の実施形態を説明する断面図である。

【図7】

図7は本発明の第5の実施形態を説明する断面図である。

【図8】

図8は本発明の第6の実施形態を説明する模式平面図である。

【図9】

図9は本発明の第7の実施形態を説明する模式平面図である。

【図10】

本発明を説明する為の模式図である。

【図11】

本発明を説明する為の模式図である。

【図12】

本発明を説明する為の模式図である。

【図13】

本発明を説明する為の模式図である。

【図14】

本発明を説明する為の模式図である。

【図15】

従来例を説明する為の図である。

【図16】

本発明を説明する為の模式的概念図である。

【符号の説明】

100 保持基板

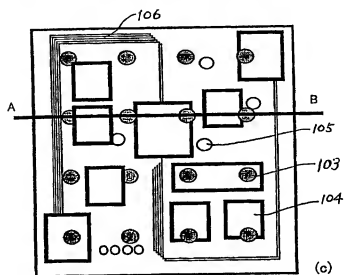
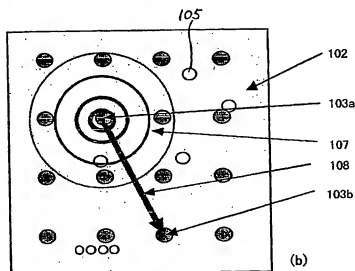
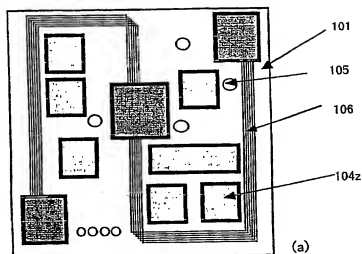
101 電気配線層

102 光配線層

- 103、1003 光IOデバイス
- 104 LSI (電子デバイス)
- 104z 調停デバイス
- 105、204 ビア
- 106 パラレル電気配線
- 107 シリアル光配線 (拡散伝播)
- 108 シリアル光配線 (ビーム伝播)
- 109 バンプ
- 201 選択された電気配線経路
- 202 選択された光配線経路
- 203 ゲートアレイデバイス (FPGA、PLD)
- 301 球状半導体基板
- 302 IC
- 303 光デバイス
- 304 電気配線
- 401 電子回路
- 402 電気配線
- 403 電子回路用電極パッド
- 404 クラッド層
- 405 活性層
- 406 コンタクト層
- 407 光デバイス用電極パッド
- 601 ゲートアレイ層
- 1001 電気ネット
- 1002 光ネット
- 1004 端子
- 1007 電気配線群
- 2190 接続設定回路

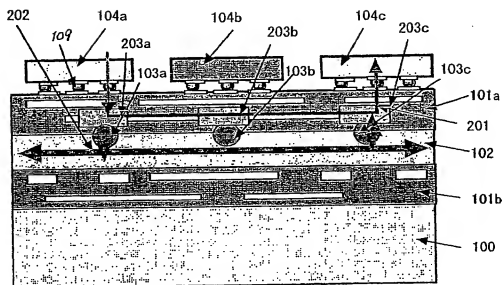
【書類名】 図面

【図1】



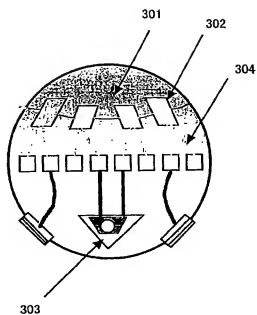
- 101 電気配線層
- 102 光配線層
- 103 光IOデバイス
- 104 LSI
- 105 ビア
- 106 平行電気配線
- 107 シリアル光配線(拡散伝播)
- 108 シリアル光配線(ビーム伝播)

【図 2】



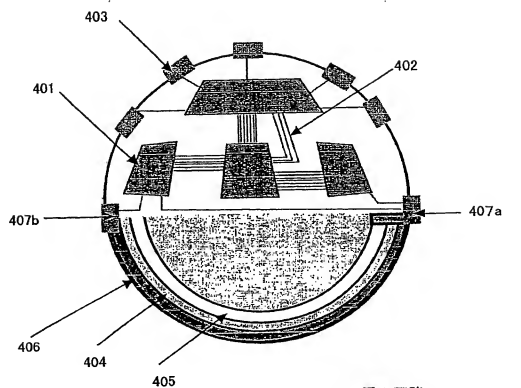
- 100 保持基板
- 101 電気配線層
- 102 光配線層
- 103 光IOデバイス
- 104 LSI
- 109 パンプ
- 201 選択された電気配線経路
- 202 選択された光配線経路
- 203 ゲートアレイ

【図 3】



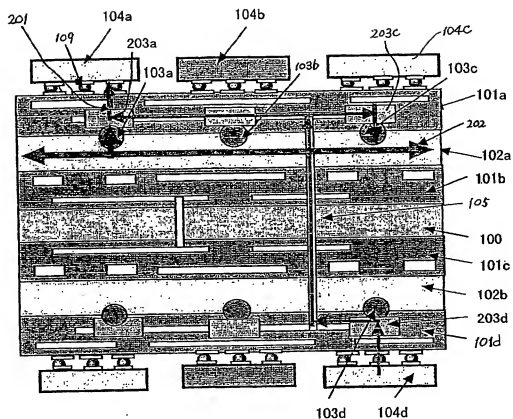
- 301 球状半導体基板
- 302 IC
- 303 光デバイス
- 304 電気配線

【図 4】



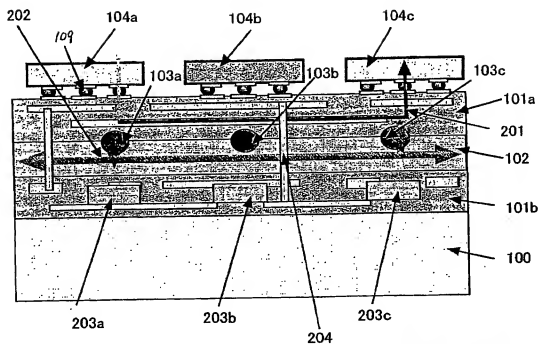
- 401 電子回路
- 402 電気配線
- 403 電子回路用電極パッド
- 404 クラッド層
- 405 活性層
- 406 コンタクト層
- 407 光デバイス用電極パッド

【図5】



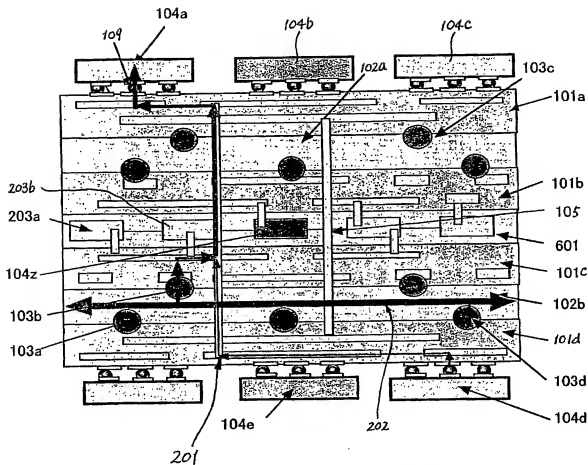
- 100 保持基板
- 101 電気配線層
- 102 光配線層
- 103 光IOデバイス
- 104 LSI
- 105 ビア
- 201 選択された電気配線経路
- 202 選択された光配線経路
- 203 ゲートアレイ

【図 6】



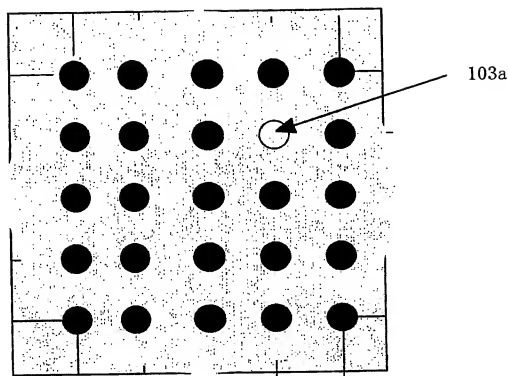
- 100 保持基板
- 101 電気配線層
- 102 光配線層
- 103 光IOデバイス
- 104 LSI
- 104a パンプ
- 201 選択された電気配線経路
- 202 選択された光配線経路
- 203 ゲートアレイ
- 204 ビア

【圖 7】

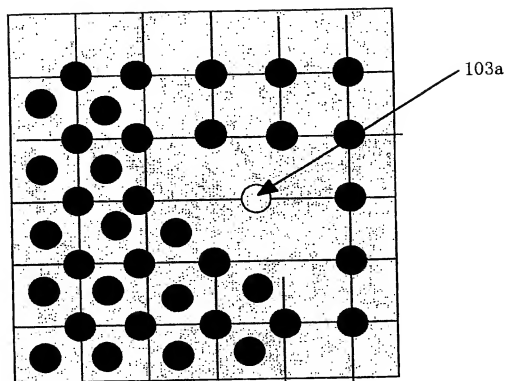


- 101 電気配線層
102 光配線層
103 光IOデバイス
104 LSI
104z 調停デバイス
104 バンプ
105 ビア
201 選択された電気配線経路
202 選択された光配線経路
203 ゲートアレイ
601 ゲートアレイ層

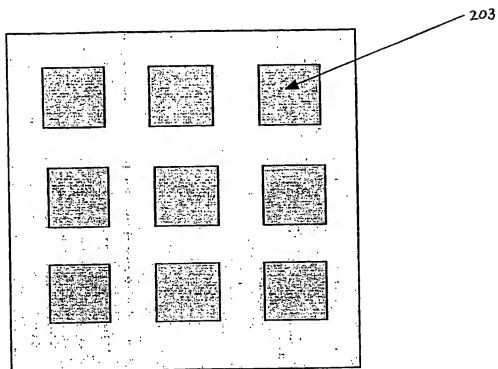
【図 8】



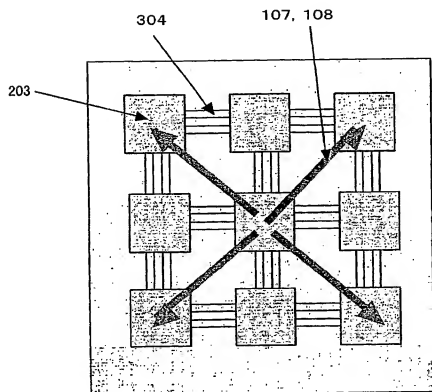
【図 9】



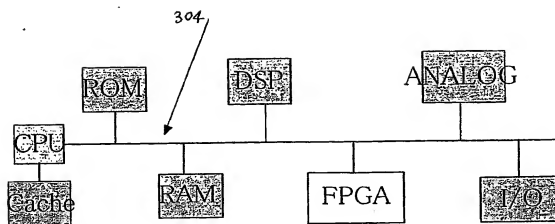
【図 11】



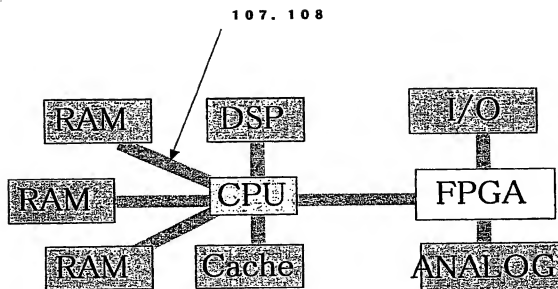
【図 12】



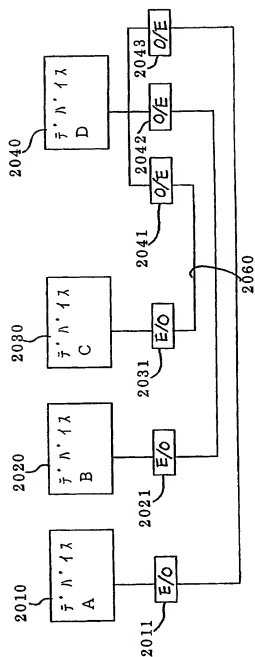
【図 13】



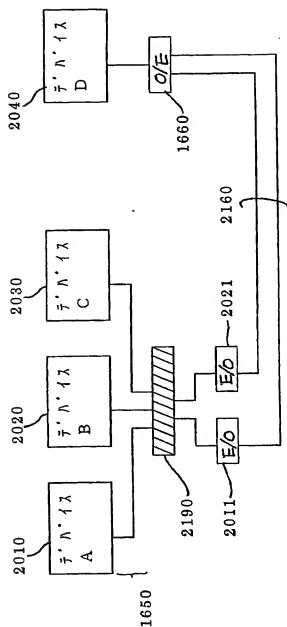
【図 14】



【図 15】



【図16】



【書類名】 要約書

【要約】

【課題】 光配線を行う場合に、光 I/O デバイスの数を減らすことのできる光電融合配線基板を提供することである。

【解決手段】 光電融合配線基板は、接続設定回路2190、接続設定回路2190と複数のデバイス2010、2020、2030とを接続する為の電気配線群1650、接続設定回路2190に接続された光 I/O デバイス2011、2021、光 I/O デバイスに接続され光信号の伝送を行う二次元型光伝送媒体2160を備える。接続設定回路2190は、電気配線群1650と光 I/O デバイスとの接続形態が変更可能な回路を含み構成されている。

【選択図】 図 16

特願 2002-359199

出願人履歴情報

識別番号

[000001007]

1. 変更年月日

1990年 8月30日

[変更理由]

新規登録

住所

東京都大田区下丸子3丁目30番2号

氏名

キヤノン株式会社